

令和4年度 専攻科入学試験問題及び解答用紙 (学力)

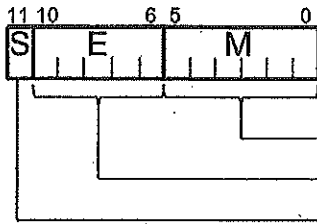
機械・電子システム工学専攻 専門科目 (計算機システム)

受験番号

1. コンピュータアーキテクチャについて、次の(1)～(7)の設問に答えよ。

(1) 次の図の12ビット浮動小数点形式で表現できる最大値を表すビット列を16進数で表したものはどれか。選択肢から選んで記号で答えよ。

この形式で表現される値は $(-1)^S \times 2^{E-16} \times 0.M$ となる。



- 選択肢 [ア] 0x000 [イ] 0x7FF
[ウ] 0xBFF [エ] 0xFFF

仮数部(M): 絶対値表現
指数部(E): 実際の指数に16を加算したもの
仮数部の符号(S): 0は正, 1は負

(解答欄)

(2) COMET II などの標準的なプロセッサを5段パイプライン化するとき、次のそれぞれのステージで行われる主な仕事を簡潔に説明せよ。

(解答欄)

IF: _____

ID: _____

EX: _____

MEM: _____

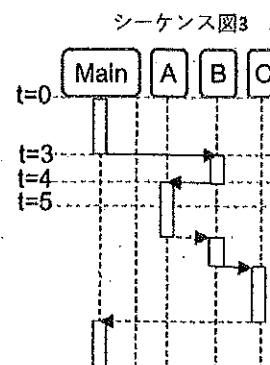
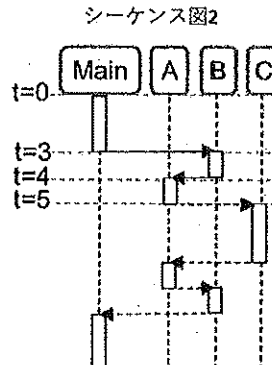
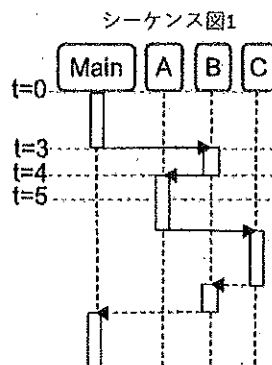
WB: _____

(3) あるマイクロコントローラでは割り込み処理中の多重割り込みが許可されており、割り込みの処理は $A > B > C$ の順で優先される。また、割り込み処理中に発生して待たせている割り込み要求よりも、より優先度の高い割り込み処理への復帰が優先される。次のタイムテーブルで割り込み要求が発生したとき、シーケンス図は1, 2, 3のどれが最も適切なものであるか選べ。

タイムテーブル

時刻	t=0	t=3	t=4	t=5
イベント	メインプログラム実行開始	割り込みB要求発生	割り込みA要求発生	割り込みC要求発生

→ 割り込みルーチンへ
- - - 戻る



(解答欄)

令和4年度 専攻科入学試験問題及び解答用紙 (学力)

機械・電子システム工学専攻 専門科目 (計算機システム)

受験番号

- (4) COMET II において、インデックスアドレス指定方式をとる、とある LD 命令の命令内のアドレス即値が 0x1000, インデックスレジスタが GR4 を指定, GR4 内の数値が 0x0011 のとき, この命令がアクセスする主記憶のメモリ番地は何番か 16 進数で答えよ。

(解答欄)

- (5) CASL II に準拠し, メモリシステムが以下のように構成されるあるコンピュータにおいて,
[CPU コア]-[MMU]-[メインメモリ]-[swap 領域]
次のような状態で, CPU コアで命令 LD GR1 #2 が実行された後の TLB の状態を表で答えよ。

TLB		メインメモリ		swap領域		実行後のTLB (解答欄)	
仮想アドレス	物理アドレス	アドレス	データ	ページ	データ	仮想アドレス	物理アドレス
0	2	0	0x01DD	page0	0xAB00	0	
1	0	1		page1	0xDF12	1	
2	page0	2	0xAA35	page2	0x43FF	2	
3	3	3	0x01FD	page3	0x64A9	3	
4	page2					4	
5	page1					5	
6						6	
7	page3					7	

- (6) CASL II に準拠し, メモリシステムが以下のように構成されるあるコンピュータにおいて
[CPU コア]-[L1 キャッシュ]-[メインメモリ]
CPU コアで命令 LD GR1 #2 が実行された後の L1 キャッシュの状態を表で答えよ。
ここで, L1 キャッシュの置き換えアルゴリズムは LRU (Least Recently Used) とする。
古さの指標は, 0 を MRU (Most Recently Used) 側, 3 を LRU 側とする。

キャッシュメモリ			メインメモリ		(解答欄)		
アドレス	データ	古さ	アドレス	データ	実行後のキャッシュメモリ		
					アドレス	データ	古さ
2	0xCC02	2	0	0xAA00			
6	0x0006	3	1	0xBB01			
0	0xAA00	1	2	0xCC02			
7	0x1107	0	3	0xDD03			
			4	0xEE04			
			5	0xFF05			
			6	0x0006			
			7	0x1107			

令和4年度 専攻科入学試験問題及び解答用紙 (学力)

機械・電子システム工学専攻 専門科目 (計算機システム)

受験番号

- (7) メモリシステムが以下のように構成される, パイプライン化されていないあるプロセッサにおいて, L1 キャッシュにアクセスするとき4ナノ秒, 主記憶装置にアクセスするとき120ナノ秒(上記の4ナノ秒を含む)のアクセス時間を要する。

[CPU コア]-[L1 キャッシュ]-[メインメモリ]

アクセスするデータがL1 キャッシュに存在する確率が75%の場合, このプロセッサの平均メモリアクセス時間を求めよ。

(解答欄) _____ ナノ秒

2. コンピュータシステムについて, 次の(1)~(7)の設問に答えよ。

- (1) 実行ファイルとプロセスとスレッドの関係を簡潔に説明せよ。

(解答欄)

- (2) 4コアで, SMT有効のCPUを2台搭載した計算機を10台並べたクラスタでは最大何スレッドを並列実行できるか求めよ。

(解答欄) _____ スレッド

- (3) クリティカルセクションとは何か, 説明せよ。

(解答欄)

- (4) 主記憶管理手法について, 現代的なコンピュータでは, オーバレイと仮想記憶のどちらが用いられているか。

(解答欄) _____

- (5) 物理アドレス空間と論理アドレス空間の違いを説明せよ。

(解答欄)

- (6) メインメモリに対してアドレス指定信号を発することで読み出せるデータは, 物理アドレスと論理アドレスのどちらに対応するか。

(解答欄) _____

- (7) ページフォルトが起こると, 一般にコンピュータの実行性能は上がるか, 下がるか。

(解答欄) _____